



Ministerio de Cultura y Educación
 Universidad Nacional de San Luis
 Facultad de Ciencias Físico Matemáticas y Naturales
 Departamento: Física
 Area: Area V: Electronica y Microprocesadores

(Programa del año 2016)
 (Programa en trámite de aprobación)
 (Presentado el 25/04/2016 18:44:29)

I - Oferta Académica

Materia	Carrera	Plan	Año	Período
ELECTRONICA DIGITAL	TEC.UNIV.TELEC.	16/13	2016	1° cuatrimestre
ELECTRONICA DIGITAL	PROF.TECN.ELECT	005/0 9	2016	1° cuatrimestre
ELECTRONICA DIGITAL	TEC.UNIV.ELECT.	15/13 -CD	2016	1° cuatrimestre

II - Equipo Docente

Docente	Función	Cargo	Dedicación
SOSA PAEZ, CARLOS FEDERICO	Prof. Responsable	P.Adj Exc	40 Hs
GABUTTI, DIEGO ORLANDO	Responsable de Práctico	JTP Simp	10 Hs
GARRO MARTINEZ, FELIX LEONARDO	Auxiliar de Práctico	A.1ra Simp	10 Hs
JOFRE PASINETTI, LUIS AGUSTIN	Auxiliar de Práctico	A.2da Simp	10 Hs

III - Características del Curso

Credito Horario Semanal				
Teórico/Práctico	Teóricas	Prácticas de Aula	Práct. de lab/ camp/ Resid/ PIP, etc.	Total
Hs	4 Hs	1 Hs	1 Hs	6 Hs

Tipificación	Periodo
B - Teoria con prácticas de aula y laboratorio	1° Cuatrimestre

Duración			
Desde	Hasta	Cantidad de Semanas	Cantidad de Horas
14/03/2016	24/06/2016	15	90

IV - Fundamentación

La materia se dicta en el tercer cuatrimestre de la carrera. Es el primer contacto que tienen con materias vinculadas directamente con la electrónica, por lo tanto es una materia básica de su formación. Es correlativa de todos los cursos posteriores en el area digital. Los trabajos prácticos estan divididos en tres actividades diferentes: prácticos de aula, laboratorios y simulación en PC.

V - Objetivos / Resultados de Aprendizaje

El objetivo del curso es introducir a los alumnos en la electrónica digital, con esto, se espera que al finalizar el curso, los alumnos puedan trabajar fluidamente con distintos sistemas numéricos de representación y con códigos binarios, también deberán reconocer y analizar el funcionamiento de circuitos combinatoriales y secuenciales y podrán ser capaces de implementar este tipo de circuitos usando dispositivos lógicos programables. Deben poder manejar herramientas de software que permita la simulación digital y deben poder implementar en circuitos reales distintas aplicaciones

VI - Contenidos

PROGRAMA ANALÍTICO Y DE EXAMEN

BOLILLA N°1 SISTEMAS NUMÉRICOS

Introducción Sistemas Digitales. Sistemas Numéricos, Decimal, Binario, Octal, Hexadecimal. Conversión entre sistemas. Suma y Resta en Sistemas no Decimales. Representación de Números Negativos, Suma y Resta en Complemento a Dos.

BOLILLA N°2 CODIGOS

Códigos, Códigos BCD. Binario natural, Exceso 3, etc. Código de Gray. Códigos de Caracteres. Distancia de un código. Códigos Detectores y Correctores de error.

BOLILLA N°3 SISTEMAS COMBINACIONALES

Introducción. Sistemas Combinacionales y Secuenciales. Algebra de conmutación. Axiomas y teoremas del Algebra de Boole. Dualidad. Representación de las funciones lógicas. Tabla de verdad, minitérminos y maxitérminos. Análisis y síntesis de circuitos combinacionales. Manipulación de circuitos Minimización de circuitos. Mapas de Karnaugh. Combinaciones de entrada "sin cuidado". Otros métodos de minimización.

Riesgos temporizados, estáticos y dinámicos, Hazard.

BOLILLA N°4 DISEÑO LÓGICO COMBINACIONAL

Diagramas de tiempo. Tiempo de propagación. Circuitos MSI. Decodificadores, binarios, siete segmentos. Dispositivos de tres estados. Codificadores. Codificadores con prioridad. Multiplexores, multiplexor como generador de funciones.

Demultiplexores. Compuertas OR- exclusiva. Comparadores, Sumadores, restadores y ALU. Sumadores de propagación. Restadores. Sumadores MSI. Diseño lógico combinacional con funciones MSI.

BOLILLA N°5 LÓGICA SECUENCIAL

Generalidad de los sistemas secuenciales. Elementos biestables. Metaestabilidad. Latch y Flip-Flop. Biestable tipo S-R, tipo D, tipo T. Tiempos de retardo.

BOLILLA N°6 MAQUINA DE ESTADO

Máquina de estado sincrónicas. Máquina de Mealy y Moore. Diagramas ASM chart, Análisis de máquinas de estado sincrónicas.

BOLILLA N°7 CIRCUITOS SECUENCIAL

Diagramas de tiempo. Biestables y Flip-Flop SSI. Registros de varios bits. Contadores de propagación y sincrónicos. Contadores MSI y aplicaciones. Registros de Desplazamientos. Registros de desplazamiento MSI, aplicaciones..

BOLILLA N°8 DISPOSITIVOS LÓGICOS PROGRAMABLES

Introducción PLD SPLD, CPLD, FPGA. Características principales. Introducción al Lenguaje VHDL . Aplicaciones Combinacionales. Diseño de circuitos combinacionales con FPGA

VII - Plan de Trabajos Prácticos

T.P.N°1: Sistemas de numeración: Decimal, Binario, Octal, Hexadecimal., Ejercicios de conversión. Suma y Resta en Sistemas no Decimales. Representación de Números Negativos. Suma y Resta en Complemento a Dos. Rango de representación. Desborde (overflow).

T.P.N°2: Códigos. Características. Códigos BCD(Decimal codificado en binario): NBCD .Exceso 3 (XS3) Aiken – Código de Gray .Distancia de un código. Detectores de error. Correctores de error.

T.P.N°3: Algebra de Boole. Funciones lógicas. Tabla de verdad. Expresiones canónicas. Compuertas lógicas.. Simplificación usando Mapas de Karnaugh. Implementación de funciones con compuertas NAND y NOR. Uso de software de simulación de circuitos digitales.

T.P.N°4: Uso del EXLOG. Verificación de las tablas de verdad. Implementación de funciones con compuertas lógicas usando CI TTL y/o CMOS

T.P.N°5: Escala de integración media (MSI). Codificadores. Decodificadores. Multiplexores y Demultiplexores.. Comparadores. Display de 7 segmentos Uso de C.I. de MSI para generar funciones lógicas. Verificación de las tablas de verdad. Sumadores.. Operaciones aritméticas con sumadores. A.L.U.

T.P.N°6: Sistemas secuenciales. Flip-Flop : Tipo RS –JK –Tipo D Tipo T -Preset . Clear. Diagramas de tiempo.

T.P.N°7: Maquina de Estado. Ejercicios de Análisis y Diseño de Maquinas de estado usando Flip-Flop. Cálculo de retardos.

T.P.N°8: Contadores. Contadores síncronos y asíncronos. realización con flip-flop. Implementación de circuitos de cuenta con secuencia determinada. Registros de desplazamiento. Uso de contadores con CI.(74160 74161 etc)

T.P.N°9: Dispositivos Lógicos Programables. Uso de un set reducido del lenguaje de descripción de hardware VHDL. Edición, simulación e implementación de un circuito digital usando FPGA

VIII - Regimen de Aprobación

Para obtener la regularidad de la materia y poder rendir el examen final será necesario:

- Haber asistido al menos al 80% de las clases de trabajos prácticos.
- Haber aprobado el 100% de los trabajos prácticos.
- Haber aprobado la totalidad de los exámenes parciales.
- Para la aprobación de los trabajos prácticos será necesario, además de haberlos realizado satisfactoriamente a juicio del jefe de trabajos prácticos, responder correctamente a las preguntas que sobre el tema de la práctica formule el J.T.P. antes o durante el práctico.
- Los alumnos tendrán derecho a una sola recuperación por práctico, pero no mas de tres en total.
- Los alumnos tendrán derecho a dos recuperaciones de todos los exámenes parciales.
- No se aceptarán alumnos libres en el examen final.
- No podrán cursar la materia alumnos en forma condicional.

IX - Bibliografía Básica

- [1] DISEÑO DIGITAL PRINCIPIOS Y PRACTICAS JOHN WAKERLY Prentice Hall 2°Edicion
- [2] Digital Design Principles & Practices J. Wakerly 3° Edition Prentice Hall

X - Bibliografía Complementaria

- [1] Fundamentos Digitales T.L. Floyd Prentice Hall
- [2] Digital Principles 2° Ed. Tokheim
- [3] Digital Concepts I. Rooney
- [4] Digital Electronics Prestopnik
- [5] Sistemal Electronicos Digitales E.Mandado
- [6] LOGIC DATABOOK VOL I II NATIONAL

XI - Resumen de Objetivos

El objetivo del curso es que los alumnos al finalizar el mismo, puedan trabajar con distintos sistemas numéricos de representación y con códigos binarios, también podrán reconocer y analizar el funcionamiento de circuitos combinacionales y secuenciales, y seán capaces de implementar circuitos digitales usando dispositivos lógicos programables. Al mismo tiempo haber adquirido experiencia con herramientas de software para simulacion digital y para el diseño de circuitos simples usando PLD.

XII - Resumen del Programa

Sistemas Numéricos - Códigos binarios - Sistemas combinatoriales - Sistemas secuenciales - Dispositivos lógicos programables

XIII - Imprevistos

No se pueden prever

XIV - Otros

ELEVACIÓN y APROBACIÓN DE ESTE PROGRAMA	
	Profesor Responsable
Firma:	
Aclaración:	
Fecha:	